

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 08288658
PUBLICATION DATE : 01-11-96

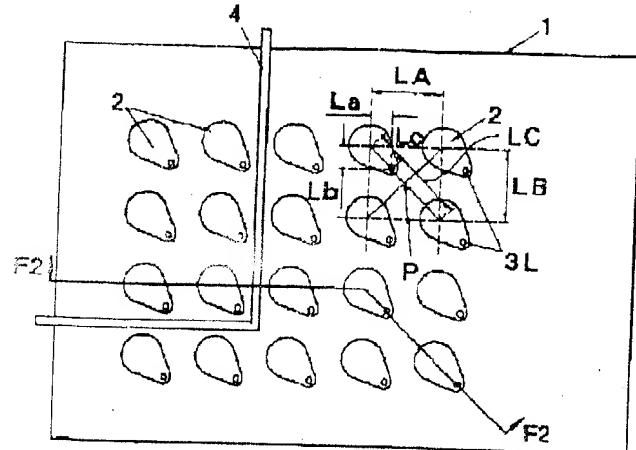
APPLICATION DATE : 18-04-95
APPLICATION NUMBER : 07092752

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : ISHIBASHI YOSHINORI;

INT.CL. : H05K 3/46 H01L 21/60 H01L 23/12
H05K 1/14 H05K 3/34

TITLE : PRINTED WIRING BOARD FOR BGA
PACKAGE MOUNT



ABSTRACT : PURPOSE: To provide a printed wiring board for BGA package which prevents short-circuit between electrode pads due to superfluous bonding agent and imperfect bonding due to insufficient bonding agent, and surely enables visual inspection of defect, and improve packaging density by effectively arranging electrode pads and through hole lands.

CONSTITUTION: In a printed wiring board 1 for BGA package, through hole lands 3L are arranged. The through hole land is formed in the vicinity of periphery of an electrode pad 2 connected with a spherical outer electrode of a BGA package, and constituted as a unified body with the electrode pad 2. The electrode pad 2 and the through hole land 3L are formed in a plane where the width is gradually decreased. The fluidity of superfluous bonding agent is accelerated, and made to flow smoothly into through holes positioned in the central parts of the through hole lands 3L. The through hole lands 3L are arranged in the oblique direction, while the electrode pads 2 are set as the centers.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-288658

(43)公開日 平成8年(1996)11月1日

(51)Int.Cl. [*]	識別記号	序内整理番号	F 1	技術表示箇所
H 05 K 3/46		6921-4E	H 05 K 3/46	Q
		6921-4E		N
H 01 L 21/60	3 1 1		H 01 L 21/60	3 1 1 S
	23/42		H 05 K 1/14	H
H 05 K 1/14		7128-4E	3/34	5 0 1 E
			審査請求 未請求 請求項の数 5 O.L. (全 7 頁) 最終頁に統く	

(21)出願番号 特願平7-92752

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22)出願日 平成7年(1995)4月18日

(72)発明者 和泉・公

神奈川県鎌倉市上町屋325番地 三菱電機
株式会社情報システム製作所内

(72)発明者 石橋・淑憲

神奈川県鎌倉市上町屋325番地 三菱電機
株式会社情報システム製作所内

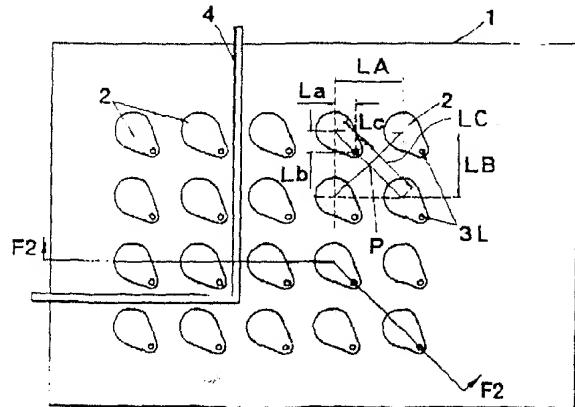
(74)代理人 弁理士 吉山・研二 (外2名)

(54)【発明の名称】 BGAパッケージ搭載用印刷配線基板

(57)【要約】

【目的】 余剰な接合剤に起因する電極パッド間の短絡を防止し、接合剤の不足に起因する接合不良を防止し、外観不良検査が確実に行える、BGAパッケージ用印刷配線基板を提供する。また、電極パッド及びスルーホールランドを効率良く配列し、実装密度を向上する。

【構成】 BGAパッケージ用印刷配線基板1において、BGAパッケージ6の球状外部電極8に接続される電極パッド2の周囲の近接した位置に一体に形成されたスルーホールランド3Lを備える。電極パッド2及びスルーホールランド3Lは幅が暫減される平面形状で形成される。余剰の接合剤7Lの流动性が促進され、スルーホールランド3Lの中央部に位置するスルーホール内に余剰の接合剤7Lがスムーズに流し込める。前記電極パッド2を中心にスルーホールランド3Lは斜め方向に配置される。



I

2

【特許請求の範囲】

【請求項1】 BGAパッケージが搭載される印刷配線基板において、

前記BGAパッケージの球状外部端子に電気的かつ機械的に接続され、前記球状外部端子の配列位置及び配列個数に応じて実装面上に配置される電極パッドと、

前記電極パッドの周囲の近接した位置において前記実装面上に配置され、前記電極パッドと同一層及び同一材料で一体に形成され、基板内部に配設された内層配線に電気的に接続されたスルーホールランドと、

を備えたことを特徴とするBGAパッケージ搭載用印刷配線基板。

【請求項2】 前記請求項1に記載される印刷配線基板において、

前記一体に形成された電極パッド及びスルーホールランドは、電極パッド側から前記スルーホールランド側に向かって幅が漸減される平面形状で形成されることを特徴とするBGAパッケージ搭載用印刷配線基板。

【請求項3】 前記請求項1又は請求項2に記載される印刷配線基板において、

前記電極パッドは行方向、列方向のいずれにも複数配列され、

前記スルーホールランドはこのスルーホールランドに一体に形成された電極パッドを中心に電極パッドが配列される行方向、列方向のいずれに対しても傾斜角度を有する斜め方向に配置されることを特徴とするBGAパッケージ搭載用印刷配線基板。

【請求項4】 前記請求項3に記載される印刷配線基板において、

前記電極パッドとこの電極パッドに接続されるスルーホールランドとの間の距離は前記スルーホールランドとこのスルーホールランドが配置される斜め方向に隣接する他の電極パッドとの間の距離に比べて小さく設定されることを特徴とするBGAパッケージ搭載用印刷配線基板。

【請求項5】 前記請求項1又は請求項2に記載される印刷配線基板において、

前記電極パッド及びこの電極パッドに接続されたスルーホールランドは電極パッドが配列される行方向上又は列方向上に配置されることを特徴とするBGAパッケージ搭載用印刷配線基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はBGA(ボールグリッドアレイ)パッケージが搭載される印刷配線基板に関する。特に本発明は、BGAパッケージの球状外部電極が接続される電極パッドを有する印刷配線基板に関する。本発明においては、BGAパッケージの球状外部電極と

に関する。

【0002】

【従来の技術】 BGAパッケージにおいては、パッケージ下面に球状外部端子が配列され、パッケージの外側面の周囲に接続用外部端子が突出しないので、印刷配線基板の実装面上に高密度実装ができる。さらに、BGAパッケージは表面実装部品であり、印刷配線基板の表面及び裏面の裏面の実装面上に各々BGAパッケージが実装できるので、印刷配線基板の実装面上に高密度実装ができる。

【0003】 図4は従来技術に係るBGAパッケージ搭載用印刷配線基板の平面図であり、図5はBGAパッケージが実装された状態において前記図4に示す切断線F5-F5で切った印刷配線基板の縦断面図である。図5に示すように、印刷配線基板1の実装面上にはBGAパッケージ6が実装される。図4及び図5に示すように、印刷配線基板1の実装面上には、BGAパッケージのパッケージ下面に配列された球状外部電極8の配列位置及び配列個数に対応し、実装面において行方向、列方向のいずれにも規則的に配列された複数の電極パッド2が設けられる。BGAパッケージ6の球状外部電極8と印刷配線基板1の電極パッド2との間の接続は接合剤7で行われ、接合剤7には半山が使用される。複数の電極パッド2には各々スルーホールランド3Lが電気的に接続され、電極パッド2とスルーホールランド3Lとの間の接続は接続用配線2-3で行われる。スルーホールランド3Lは印刷配線基板1に形成されたスルーホールに埋め込まれたスルーホール配線3Tに電気的に接続され、このスルーホール配線3Tには印刷配線基板1の内部に配設された内層配線(図示しない)に電気的に接続される。

【0004】 前記印刷配線基板1の実装面上にBGAパッケージ6及び他の実装部品を実装する実装方法は以下の手順で行われる。

【0005】 まず、印刷配線基板製造時にBGAパッケージ6の電極パッド2(他の実装部品が接続される電極パッドを含む)及びスルーホールランド3Lを除き、印刷配線基板1の実装面上にソルダレジストが塗布される。実装第1工程においては、BGAパッケージ6の電極パッド2上にクリーム半山が塗布される。クリーム半山は接合剤7として使用され、このクリーム半山は例えば印刷技術で塗布される。第2工程においては、印刷配線基板1の実装面上にBGAパッケージ6が搭載され、印刷配線基板1の電極パッド2上にクリーム半山を介してBGAパッケージ6の球状外部電極8が当接される。BGAパッケージ6は接着装置等で搭載される。第3工程においては、前記印刷配線基板1がリフロー炉に搬送され、リフローカーにおいてクリーム半山が加熱溶融され、半山リフローが行われる。この半山リフローによ

ジ6が実装される。

【0006】しかしながら、前記印刷配線基板1の実装面上にBGAパッケージ6が実装されてしまうと電極パッド2と球状外部電極8との間の接合部分が隠れてしまい、接合部分の（接合剤7の状態を検査する）外観不良検査が事实上行えない。従って、この種のBGAパッケージ6を実装する印刷配線基板1においては如何に接合部分の信頼性を確保するかが重要な課題として存在する。

【0007】さらに、半田リフローにおいては印刷配線基板1に熱が加えられ、印刷配線基板1に反り、歪み等の変形が発生しやすい。印刷配線基板1に変形が発生した場合には電極パッド2と球状外部電極8との間に隙間が生じ、接合剤7の不足に起因する接合不良が発生する。また、接合剤7の不足を予測し予め接合剤7（クリーム半田）を多めに塗布しておくと、逆に電極パッド2と球状外部電極8との間に隙間が生じない箇所においては接合剤7が過剰に存在する。このため、図5に示すように隣接する電極パッド2間（球状外部電極8間）において余剰の接合剤7が互いに連結する短絡部7Sが生成され、電極パッド2間に短絡が発生する。

【0008】特開平1-258454号公報には前述の外観不良検査が困難な点を改善できる技術が開示されている。この公報に開示された技術においてはパッケージ下面の電極部にパッケージ上面まで達するスルーホールが形成される。パッケージを半山付けで実装基板に実装する際に前記スルーホール内を這い上がる半田の存在が確認され、この半田の這上がりがあるか否かで外観不良検査において良否が判定される。

【0009】さらに、特開平1-87682号公報には前述の余剰の接合剤7に起因する電極パッド2間の短絡が防止できる技術が開示されている。この公報に開示された技術においては半田パッド（前述の電極パッド2に相当する）の中央部にスルーホールが形成される。このスルーホールには余剰な半田が流し込まれるので、余剰な半田に起因する半田パッド間の短絡が防止できる。

【0010】

【発明が解決しようとする課題】しかしながら、従来技術においては以下の点の配慮がなされていない。

(1) 前述の図4及び図5に示す印刷配線基板1においては、電極パッド2から接続用配線2.3及びスルーホールランド3Lを通してスルーホールに繋がる余剰な接合剤7Lを逃がす経路が形成される。ところが、接続用配線2.3は電極パッド2、スルーホールランド3Lの各々の外形寸法に比べて小さい幅寸法でしかも均一な幅寸法で形成される。さらに、接続用配線2.3は電極パッド2、スルーホールランド3Lの各々と別の層でかつ別の材料で形成される。このため、余剰な接合剤7Lを逃がす経路においては、

は逃げにくく、実際には余剰な接合剤7Lを逃がす経路としては機能しない。従って、前述のように余剰の接合剤7Lに起因する電極パッド2間の短絡が発生する。

【0011】(2) 前述の図4及び図5に示す印刷配線基板1においては、隣接する1つの電極パッド2で開閉が開まれた領域の中央にスルーホールランド3Lが配置される。このため、電極パッド2とスルーホールランド3Lとの間には、図4中、上下方向、左右方向に延びする外層配線が実質的に通せないので、外層配線は電極パッド2の配列領域及びスルーホールランド3Lの配列領域を迂回し引き回される。従って、印刷配線基板1の実装面上には引き回し配線の余分な配置領域が必要になるので、印刷配線基板1において実装効率が減少する。

【0012】(3) 前述の特開平1-258454号公報に開示された技術においては、確かに目視による外観不良検査が行えるが、パッケージ側にスルーホールが形成されるので、パッケージ内の素子及び配線を避けてスルーホールが形成される。この結果、スルーホールが形成される分、パッケージの寸法が大きくなるので、実装基板の実装面上において実装効率が低くなる。

【0013】(4) 前述の特開平1-87682号公報に開示された技術においては、半田リフローで印刷配線基板1に変形が発生し、半山パッド上に隙間が生じる箇所においても半田がスルーホール内に流れ込んでしまう。このため、隙間が生じる箇所においては半田の不足による接合不良が発生する。

【0014】本発明は前述の課題を解決するためになされたものであり、本発明の目的は下記の通りである。

【0015】(1) 本発明は、余剰な接合剤に起因する電極パッド間の短絡を防止し、接合剤の不足に起因する接合不良を防止するとともに、外観不良検査が確実に行える、BGAパッケージが搭載される印刷配線基板の提供を目的とする。

【0016】(2) 本発明は、電極パッド及びスルーホールランドを効率良く配列し、実装密度が向上できる、BGAパッケージが搭載される印刷配線基板の提供を目的とする。

【0017】

【課題を解決するための手段及び作用】上記課題を解決するため、請求項1に係る発明は、BGAパッケージが搭載される印刷配線基板において、前記BGAパッケージの球状外部電極に電気的かつ機械的に接続され、前記球状外部電極の配列位置及び配列個数に応じて実装面上に配置される電極パッドと、前記電極パッドの周囲の近接した位置において前記実装面上に配置され、前記電極パッドと同一層及び同一材料で一体に形成され、基板内部に配設された内層配線に電気的に接続されたスルーホールランドと、を備えたことを特徴とする。

板とBGAパッケージとの間の隙間を吸収するためにBGAパッケージの球状外部電極と印刷配線基板の電極パッドとの間に過剰の接合剤（例えば、半田）が使用される場合に、余剰の接合剤がスルーホールランド内（スルーホール内）に流し込める。前記電極パッドとスルーホールランドとは一体に形成され、余剰の接合剤が流动する経路である電極パッドの表面及びスルーホールランドの表面が段差を減少した滑らかな表面で形成されるので、余剰の接合剤においては流动性が促進される。従って、隣接する電極パッド間が余剰の接合剤で繋がる短絡の発生が減少できる。さらに、余剰の接合剤はスルーホール内に流しこまれるので、この余剰の接合剤に基づき外観不良検査が行える。

【0019】請求項2に係る発明は、前記請求項1に記載される印刷配線基板において、前記一體に形成された電極パッド及びスルーホールランドが電極パッド側から前記スルーホールランド側に向かって幅が漸減される平面形状で形成されることを特徴とする。

【0020】請求項2に係る発明においては、電極パッド上に形成された接合剤のうち余剰の接合剤が電極パッドからスルーホールランドに徐々にしかもスムーズに流し込む。

【0021】請求項3に係る発明は、前記請求項1又は請求項2に記載される印刷配線基板において、前記電極パッドは行方向、列方向のいずれにも複数配列され、前記スルーホールランドはこのスルーホールランドに一体に形成された電極パッドを中心に電極パッドが配列される行方向、列方向のいずれに対しても傾斜角度を有する斜め方向に配置されることを特徴とする。

【0022】請求項3に係る発明においては、前記スルーホールランドが配置された位置を前記電極パッドが配列される行方向上、列方向上に各々投影すると、電極パッドとこの電極パッドに一体に形成されたスルーホールランドとの間の距離が見掛け短縮できる。つまり、電極パッドが配列される行方向、列方向において、電極パッドに接続されたスルーホールランドと隣接する他の電極パッドとの間のスペースが確保できるので、電極パッドの配列間隔が縮小でき、実装面上に電極パッドが高密度で配列できる。さらに、前記電極パッドに接続されたスルーホールランドと隣接する他の電極パッドとの間のスペースが確保できるので、このスペースに配線が配置できる。電極パッド間に配線が配置できると電極パッドを迂回する引向し配線が減少できるので、実装面上に配線が高密度で配列できる。

【0023】請求項4に係る発明は、前記請求項3に記載される印刷配線基板において、前記電極パッドとこの電極パッドに接続されるスルーホールランドとの間の距離が前記スルーホールランドとこのスルーホールラ

【0024】請求項4に係る発明においては、スルーホールランドと隣接する他の電極パッドとの間にスペースが確保できるので、このスペースに配線が配置できる。従って、引向し配線が減少でき、実装面上に配線が高密度で配列できる。

【0025】請求項5に係る発明は、前記請求項1又は請求項2に記載される印刷配線基板において、前記電極パッド及びこの電極パッドに接続されたスルーホールランドが電極パッドを配列する行方向上又は列方向上に配置されることを特徴とする。

【0026】請求項5に係る発明においては、電極パッドが配列される列方向又は行方向にはスルーホールランドが配置されないので、この方向において電極パッド間にスペースが確保でき、このスペースに配線が配置できる。従って、引向し配線が減少でき、実装面上に配線が高密度で配列できる。

【0027】

【実施例】

実施例1

図1は本発明の実施例1に係るBGAパッケージ用印刷配線基板の一部を示す平面図、図2はBGAパッケージを実装した状態において前記図1に示す切断線F2-F2で切った縦断面図である。

【0028】図2に示すように、印刷配線基板1の実装面上にはBGAパッケージ6が実装される。図1及び図2に示すように、印刷配線基板1の実装面上には、BGAパッケージのパッケージド面に配列された球状外部電極8の配列位置及び配列個数に対応し、実装面において行方向、列方向のいずれにも規則的に配列された複数の電極パッド2が設けられる。実装面上において電極パッド2の周囲の近接した位置にはスルーホールランド3Lが配置される。

【0029】前記電極パッド2は球状外部電極8に接続するに必要な寸法及び形状で形成され、電極パッド2は少なくとも球状外部電極8を実装面上に投影した円形と同一又は類似した形状で形成される。スルーホールランド3Lは前記電極パッド2と同一層及び同一材料で一体に形成され、スルーホールランド3Lと前記電極パッド2とは電気的に接続される。前記電極パッド2とスルーホールランド3Lとが一体に形成されると、電極パッド2の表面及びスルーホールランド3Lの表面の段差が減少され滑らかな表面が形成される。電極パッド2からスルーホールランド3Lまでは余剰の接合剤7Lが流动する経路に相当し、余剰の接合剤7Lの流动性が促進される。

【0030】本実施例においては1つの電極パッド2に1つのスルーホールランド3Lが接続されるが、本発明においては1つの電極パッド2に複数のスルーホールラ

【0031】前記電極パッド2の外形サイズに比べてスルーホールランド3Lの外形サイズは小さく設定され、一体に形成された電極パッド2及びスルーホールランド3Lは電極パッド2側から前記スルーホールランド3L側に向かって幅が暫減される平面形状で形成される。電極パッド2上に接合剤7が塗布されるとこの塗布された接合剤7のうち余剰の接合剤7Lは電極パッド2からスルーホールランド3Lの中央部に位置するスルーホール内に徐々にしかもスムーズに流し込める。電極パッド2と球状外部電極8との間の接合に必要な最小限の接合剤7は電極パッド2の表面上に濡れ性により確保される。

【0032】スルーホールランド3Lは印刷配線基板1に形成されたスルーホールに埋め込まれたスルーホール配線3Tに電気的に接続される。スルーホール配線3Tには印刷配線基板1の内部に配設された内層配線5が電気的に接続される。スルーホール内に流し込まれる余剰の接合剤7Lは印刷配線基板1の裏面から観測でき、この余剰の接合剤7Lに基づき外観不良検査が行える。

【0033】前記電極パッド2の行方向及び列方向の配列に対して、スルーホールランド3Lはこのスルーホールランド3Lに一体に形成された電極パッド2を中心電極パッド2が配列される行方向、列方向のいずれに対しても傾斜角度を有する斜め方向に配置される。すなわち、図1に示すように、行方向に隣接する2つの電極パッド2及び列方向に隣接する2つの電極パッド2の合計4つの電極パッド2の各中心点を結んで便宜的に破線で図示した四角形の対角線上に沿ってスルーホールランド3Lが形成される。スルーホールランド3Lが配置された位置を前記電極パッド2が配列される行方向上、列方向上に各々投影すると、電極パッド2とこの電極パッド2に一体に形成されたスルーホールランド3Lとの間の距離L_A、L_Bが各々見掛上短縮できる。つまり、電極パッド2が配列される行方向、列方向において、電極パッド2に接続されたスルーホールランド3Lと隣接する他の電極パッド2との間のスペースが確保できるので、電極パッド2の配列間隔L_A、L_Bが各々縮小できる。表現を代えれば、電極パッド2に接続されたスルーホールランド3Lと隣接する他の電極パッド2との間のスペースが確保できるので、このスペースに同図1に示すように外層配線4が配置できる。

【0034】さらに、前記電極パッド2とこの電極パッド2に接続されるスルーホールランド3Lとの間の距離L_Cが前記スルーホールランド3Lとのスルーホールランド3Lが配置される斜め方向に隣接する他の電極パッド2との間の距離L_Cに比べて小さく設定される。すなわち、前述の便宜的に図示した四角形の中心点Pに達しない寸法において前記電極パッド2とスルーホールランド3Lとが一体に形成される。従って、スルーホール

が配置できる。

【0035】前記BGAパッケージ6の球状外部電極8と印刷配線基板1の電極パッド2との間の接続は接合剤7で行われ、接合剤7には例えば半田が使用される。

【0036】次に、前述の印刷配線基板1の実装面上にBGAパッケージ6(及び他の実装部品)を実装する実装方法について説明する。

【0037】まず、印刷配線基板製造時にBGAパッケージ6の電極パッド2(他の実装部品が接続される電極パッドを含む)及びスルーホールランド3Lを除き、印刷配線基板1の実装面上にソルダレジストが塗布される。実装第1工程においては、BGAパッケージ6の電極パッド2上にクリーム半田が塗布される。クリーム半田は接合剤7として使用され、このクリーム半田は例えば印刷技術で塗布される。第2工程においては、印刷配線基板1の実装面上にBGAパッケージ6が搭載され、印刷配線基板1の電極パッド2上にクリーム半田を介してBGAパッケージ6の球状外部電極8が当接される。

BGAパッケージ6は装着装置等で搭載される。第3工程においては、前記印刷配線基板1がリフロー炉に搬送され、リフロー炉においてクリーム半田が加熱溶融され、半田リフローが行われる。この半田リフローにより、電極パッド2と球状外部電極8との間が接合剤7で接合され、印刷配線基板1の実装面上にBGAパッケージ6が実装される。

【0038】このように構成される印刷配線基板1においては以下の効果が得られる。

【0039】(1) 実装時(半田リフロー時)に余剰な接合剤7Lが電極パッド2からスルーホールランド3Lを通してスルーホール内に流れ込み、接合剤7の量が調整されるので、余剰な接合剤7Lに起因する電極パッド2間の短絡が防止できる。

【0040】(2) スルーホールに流れ込む接合剤7Lは余剰のものに限られ、接合に必要な最小限の接合剤7は電極パッド2の表面に濡れ性により確保できるので、接合剤7の不足に起因する接合不良が防止できる。

【0041】(3) スルーホールに流れ込む接合剤7Lにより外観不良検査が確実に行える。

(4) 電極パッド2及びスルーホールランド3Lが効率良く配列され、実装密度が向上できる。

【0042】実施例2、図3は本発明の実施例2に係るBGAパッケージ用印刷配線基板の一部を示す平面図である。

【0043】図3に示すように、本実施例に係る印刷配線基板1においては電極パッド2及びこの電極パッド2に接続されたスルーホールランド3Lが電極パッド2を配列する行方向上(又は列方向上)に配置される。電極パッド2が配列される方向におけるフルーセンターリーは

4が配置できるので、引回し配線が減少できる。

【0044】本実施例においては同図3に示すように電極パッド2及びスルーホールランド3しが一体化された平面形状が長円形状で形成されるが、本発明においては前記一体化された形状が矩形であってもよい。

【0045】このように構成される印刷配線基板1においては前述の実施例1に係る印刷配線基板1で得られる効果と同様の効果が得られる。

【0046】

【発明の効果】本発明においては下記の効果が得られる。

(1) 本発明は、余剰な接合剤に起因する電極パッド間の短絡が防止でき、接合剤の不足に起因する接合不良が防止できるとともに、外観不良検査が確実に行える、BGAパッケージが搭載される印刷配線基板が提供できる。

【0047】(2) 本発明は、電極パッド及びスルーホールランドが効率良く配列でき、実装密度が向上できる、BGAパッケージが搭載される印刷配線基板が提供

できる。

【図面の簡単な説明】

【図1】 本発明の実施例1に係るBGAパッケージ用印刷配線基板の一部を示す平面図である。

【図2】 BGAパッケージを実装した状態において前記図1に示す切断線F2-F2で切った縦断面図である。

【図3】 本発明の実施例2に係るBGAパッケージ用印刷配線基板の一部を示す平面図である。

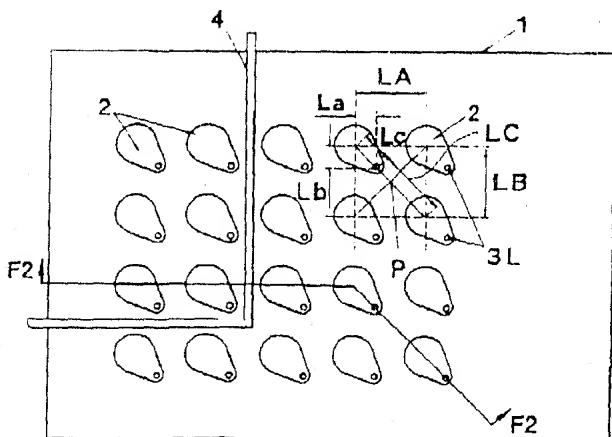
【図4】 従来技術に係るBGAパッケージ用印刷配線基板の一部を示す平面図である。

【図5】 BGAパッケージを実装した状態において前記図4に示す切断線F5-F5で切った縦断面図である。

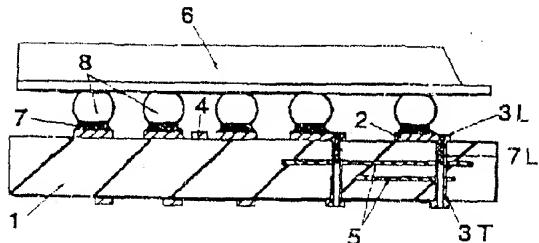
【符号の説明】

1 印刷配線基板、2 電極パッド、3L スルーホールランド、3T スルーホール配線、4 外層配線、5 内層配線、6 BGAパッケージ、7, 7L 接合剤、8 球状外部電極。

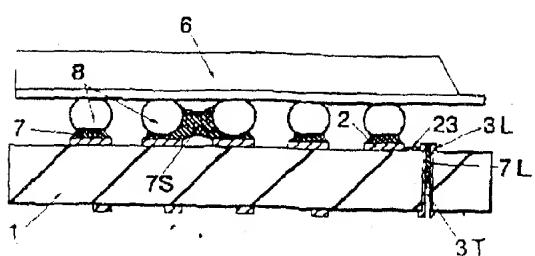
【図1】



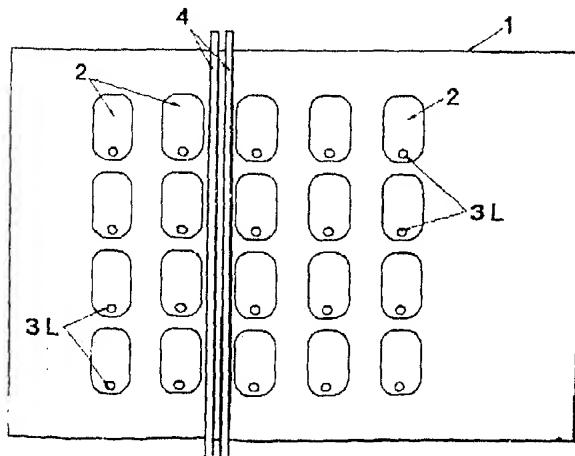
【図2】



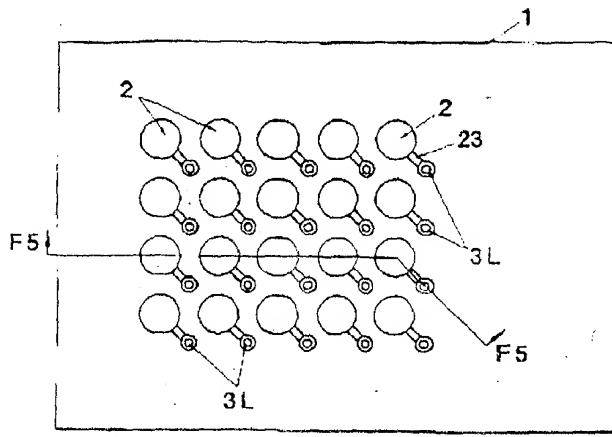
【図5】



【図3】



【図4】



フロントページの続き

(51) Int. Cl.⁶

H 05 K 3/34

識別記号

501

庁内整理番号

F I

H 01 L 23/12

技術表示箇所

L